(19)日本国特許庁(JP)

再 公 表 特 許(A1)

(11)国際公開番号
WO2016/088422

発行日　平成29年4月27日(2017.4.27)

(43)国際公開日　**平成28年6月9日(2016.6.9)**

(51)Int.Cl.			F I			テーマコード（参考）
H04N	**5/225**	**(2006.01)**	H04N	5/225	C	2H040
H04N	**5/232**	**(2006.01)**	H04N	5/232	Z	4C161
H04N	**5/361**	**(2011.01)**	H04N	5/335	610	5C024
H04N	**5/374**	**(2011.01)**	H04N	5/335	740	5C122
A61B	**1/04**	**(2006.01)**	A61B	1/04	370	

審査請求 有　予備審査請求 未請求　（全 21 頁）　最終頁に続く

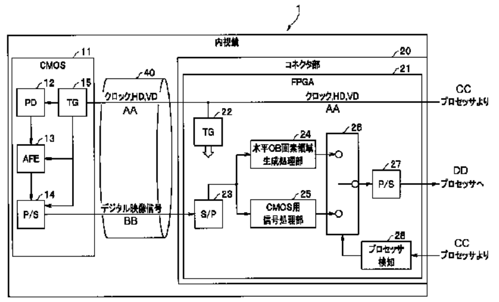
出願番号	特願2016-509178(P2016-509178)
(21)国際出願番号	PCT/JP2015/075519
(22)国際出願日	平成27年9月8日(2015.9.8)
(11)特許番号	特許第5927371号(P5927371)
(45)特許公報発行日	平成28年6月1日(2016.6.1)
(31)優先権主張番号	特願2014-246137(P2014-246137)
(32)優先日	平成26年12月4日(2014.12.4)
(33)優先権主張国	日本国(JP)

(71)出願人　000000376
オリンパス株式会社
東京都八王子市石川町２９５１番地
(74)代理人　100076233
弁理士　伊藤　進
(74)代理人　100101661
弁理士　長谷川　靖
(74)代理人　100135932
弁理士　篠浦　治
(72)発明者　大河　文行
東京都渋谷区幡ヶ谷２丁目４３番２号　オリンパス株式会社内
(72)発明者　橋本　秀範
東京都渋谷区幡ヶ谷２丁目４３番２号　オリンパス株式会社内

最終頁に続く

(54)【発明の名称】内視鏡

(57)【要約】
オプティカルブラック画素領域として垂直ＯＢ画素領域のみを備えるＣＭＯＳイメージセンサ（１１）と、ＣＭＯＳイメージセンサ（１１）における有効画素領域において生成される光電変換信号、および、垂直ＯＢ画素領域において生成されるＯＢ信号を、行ごとに読み出して読み出された、前記有効画素領域において生成される光電変換信号に対して、各行の先頭または末尾に、前記垂直ＯＢ画素領域において生成される前記ＯＢ信号を付加して出力する水平ＯＢ画素領域生成処理部（２４）と、を具備する。



1　Endoscope
20　Connector section
24　Horizontal optical black pixel region generation processing unit
25　Signal processing unit for CMOS
28　Processor detection
AA　Clock, HD, VD
BB　Digital image signal
CC　From processor
DD　To processor

【特許請求の範囲】
【請求項１】
光を光電変換して光電変換信号を生成可能な複数の画素が行列状に設けられた有効画素領域と、前記有効画素領域の走査方向に対して上部または下部の少なくとも一方に設けられた垂直オプティカルブラック画素領域と、を備える撮像素子と、
前記撮像素子における前記有効画素領域において生成される前記光電変換信号、および、前記垂直オプティカルブラック画素領域において生成されるオプティカルブラック信号を読み出す読み出し部と、
前記読み出し部によって行ごとに読み出された、前記有効画素領域において生成される光電変換信号に対して、各行ごとに、前記垂直オプティカルブラック画素領域において生成される前記オプティカルブラック信号を付加して出力する出力部と、
を具備することを特徴とする内視鏡。
【請求項２】
前記垂直オプティカルブラック画素領域から読み出される前記オプティカルブラック信号の値と所定の閾値とを比較する比較部と、
前記比較部における比較結果に基づいて、前記所定の閾値より小さい値を有する前記オプティカルブラック信号を抽出する抽出部と、
を具備し、
前記出力部は、前記抽出部により抽出された、所定の閾値よりも小さい値を有する前記オプティカルブラック信号を、前記光電変換信号の行ごとに付加する
ことを特徴とする請求項１に記載の内視鏡。
【請求項３】
前記抽出部により抽出された、前記所定の閾値よりも小さい値を有する前記オプティカルブラック信号を加算平均する加算平均部をさらに具備し、
前記出力部は、前記加算平均部において生成される前記オプティカルブラック信号の加算平均値を、前記光電変換信号の行ごとに付加する
ことを特徴とする請求項２に記載の内視鏡。
【請求項４】
水平オプティカルブラック画素領域に対応したクランプ処理を行うクランプ回路を設けた第１のプロセッサに接続可能であることを特徴とする請求項１－３のいずれか１項に記載の内視鏡。
【請求項５】
さらに、前記クランプ回路が設けられていない、前記第１のプロセッサとは異なる第２のプロセッサに接続可能であって、
当該内視鏡が前記第１のプロセッサに接続されているか、または、前記第２のプロセッサに接続されているかを識別可能な識別部と、
前記識別部の識別結果に応じて、前記撮像素子からの撮像信号が、少なくとも前記読み出し部および前記出力部を通過する第１の信号経路と、前記読み出し部および前記出力部を通過しない第２の信号経路とを切り替える信号経路切替部と、
をさらに具備することを特徴とする請求項４に記載の内視鏡。
【請求項６】
前記信号経路切替部は、前記識別部の識別結果により前記内視鏡が前記第１のプロセッサに接続されている場合には前記撮像信号の信号経路を前記第１の信号経路に切り替え、一方、前記内視鏡が前記第２のプロセッサに接続されている場合には、前記撮像信号の信号経路を前記第２の信号経路に切り替える
ことを特徴とする請求項５に記載の内視鏡。
【請求項７】
さらに、前記クランプ回路が設けられていない、前記第１のプロセッサとは異なる第２のプロセッサに接続可能であって、
前記撮像素子からの撮像信号が、少なくとも前記読み出し部および前記出力部を通過す

る第１の信号経路と、前記読み出し部および前記出力部を通過しない第２の信号経路とを切り替えるための切替指示信号を出力する切替指示部と、

前記切替指示部からの前記切替指示信号に応じて、前記第１の信号経路と前記第２の信号経路とを切り替える信号経路切替部と、

をさらに具備することを特徴とする請求項４に記載の内視鏡。

【発明の詳細な説明】

【技術分野】

【０００１】

本発明は、垂直オプティカルブラック画素領域のみを有する撮像素子を採用する内視鏡に関する。

【背景技術】

【０００２】

従来、医療用分野及び工業用分野において撮像素子を備えた内視鏡が広く用いられている。また、内視鏡に着脱自在に接続され、内視鏡に係る各種信号処理をプロセッサと称する信号処理装置により担い、内視鏡システムを構成する技術も知られるところにある。

【０００３】

また、この種の内視鏡に搭載される、たとえばＣＣＤイメージセンサ等の撮像素子は、既知のように実際に光を受け光電効果によって電荷を得る有効画素領域と、暗電流を含む電荷のオフセット検出を行うため、当該有効画素領域の周囲に設けられたオプティカルブラック画素領域（ＯＢ領域）とを有する。

【０００４】

一般に、撮像素子における各画素は熱を帯びると、光が当たっていなくとも電荷を貯める性質を有し、いわゆる暗電流ノイズを生じる。

【０００５】

一方で上述したオプティカルブラック画素領域は、撮像素子における周辺部に光学的にマスクされて配置されていることから光が当たらないようになっている。したがって、オプティカルブラック画素領域における黒レベルを検出することで、暗電流ノイズ等を含む電荷のオフセット情報のみを検出することができ、この黒レベルを前記有効画素領域の画素情報から減算することによって、ＯＢ画素の信号レベルを基準として撮像信号を生成することができる。

【０００６】

ここで、上述した黒レベルは、いわゆるＯＢクランプ処理において、オプティカルブラック画素領域からの出力信号（オプティカルブラック信号）を所定の目標レベルにクランプし、そのクランプレベルを基準として、得られた全てのオプティカルブラック信号の平均値を黒レベルとする（日本国特開２０１１－５５３３６号公報参照）。

【０００７】

一方、近年、撮像素子としてＣＭＯＳイメージセンサを採用する内視鏡も提案されている。このＣＭＯＳイメージセンサは、近年の撮像素子チップ小型化の影響もあり、その種類によってはサイズの制約から、オプティカルブラック画素領域が画素配列領域における垂直方向にのみ（垂直ＯＢ画素領域のみ）設けられたタイプも存在する。

【０００８】

さらに一方では、撮像素子としてＣＣＤイメージセンサを搭載する内視鏡に対応するプロセッサ（以下、ＣＣＤ対応プロセッサと称す）においては、通常、ＣＣＤイメージセンサにおける水平オプティカルブラック画素領域（水平ＯＢ画素領域）に対応したＯＢクランプ処理を行っている。

【０００９】

しかしながら、上述した、垂直ＯＢ画素領域のみを有するＣＭＯＳイメージセンサを採用する内視鏡を、係るＣＭＯＳイメージセンサに対応するプロセッサ（以下、本明細書においてはＣＭＯＳ対応プロセッサと称する）に接続する場合は特に問題は生じないが、従来のＣＣＤイメージセンサを採用する内視鏡に対応したプロセッサであって、上述した如

く、水平ＯＢ画素領域のみに対応したＯＢクランプ処理を行うプロセッサ（ＣＣＤ対応プロセッサ）に接続する場合は、以下に示す不都合を生じる虞がある。

【００１０】

すなわち、システム構成要素の互換性の観点から、オプティカルブラック画素として水平オプティカルブラック画素領域(水平ＯＢ領域)を有する撮像素子を採用した内視鏡と、垂直オプティカルブラック画素領域(垂直ＯＢ領域)のみを有する撮像素子を採用した内視鏡との双方が共通のプロセッサに接続可能であることが望ましいが、上述したようにＣＣＤ対応プロセッサは、水平オプティカルブラック画素領域（水平ＯＢ画素領域）に対応したＯＢクランプ処理を行っているため、垂直ＯＢ画素領域のみを有するＣＭＯＳイメージセンサを採用する内視鏡がＣＣＤ対応プロセッサに接続された場合は、適切なＯＢクランプ処理が行えないため、互換性が損なわれるという問題がある。

【００１１】

本発明は上述した点に鑑みてなされたもので、水平ＯＢ画素領域に対応したＯＢクランプ処理回路のみを備えるプロセッサに接続された場合であっても、当該プロセッサにおいて適正な画像信号処理を行い得る、垂直ＯＢ画素領域のみを有する撮像素子を採用する内視鏡を提供することを目的とする。

【発明の開示】

【課題を解決するための手段】

【００１２】

本発明の一態様の内視鏡は、光を光電変換して光電変換信号を生成可能な複数の画素が行列状に設けられた有効画素領域と、前記有効画素領域の走査方向に対して上部または下部の少なくとも一方に設けられた垂直オプティカルブラック画素領域と、を備える撮像素子と、前記撮像素子における前記有効画素領域において生成される前記光電変換信号、および、前記垂直オプティカルブラック画素領域において生成されるオプティカルブラック信号を読み出す読み出し部と、前記読み出し部によって行ごとに読み出された、前記有効画素領域において生成される光電変換信号に対して、各行ごとに、前記垂直オプティカルブラック画素領域において生成される前記オプティカルブラック信号を付加して出力する出力部と、を具備する。

【図面の簡単な説明】

【００１３】

【図１】図１は、本発明の第１の実施形態の内視鏡の構成を示す図。

【図２】図２は、第１の実施形態の内視鏡における水平オプティカルブラック画素領域を生成する水平オプティカルブラック画素領域生成処理部の構成を示した図。

【図３】図３は、第１の実施形態の内視鏡における水平オプティカルブラック画素領域を生成する水平オプティカルブラック画素領域生成処理部の他の構成例を示した図。

【図４】図４は、第１の実施形態の内視鏡のＣＭＯＳイメージセンサにおける垂直オプティカルブラック画素領域を示した図。

【図５】図５は、第１の実施形態の内視鏡における新たに生成された水平オプティカルブラック画素領域を示した図。

【図６】図６は、第１の実施形態の内視鏡、従来の内視鏡およびＣＣＤ対応プロセッサの接続関係を示した図。

【図７】図７は、第１の実施形態の内視鏡、ＣＣＤ対応プロセッサおよびＣＭＯＳ対応プロセッサとの接続関係を示した図。

【図８】図８は、第１の実施形態の内視鏡がＣＣＤ対応プロセッサに接続された際の構成を示す図。

【図９】図９は、第１の実施形態の内視鏡がＣＭＯＳ対応プロセッサに接続せれた際の構成を示す図。

【図１０】図１０は、第１の実施形態の内視鏡における水平オプティカルブラック画素領域生成処理の作用を示したフローチャート。

【図１１】図１１は、本発明の第２の実施形態の内視鏡がＣＣＤ対応プロセッサに接続さ

れた際の構成を示す図。
【図１２】図１２は、第２の実施形態の内視鏡がＣＭＯＳ対応プロセッサに接続された際の構成を示す図。
【図１３】図１３は、第２の実施形態の内視鏡における水平オプティカルブラック画素領域生成処理の作用を示したフローチャート。
【発明を実施するための形態】
【００１４】
　以下、図面を参照して本発明の実施形態を説明する。
【００１５】
　図１に示すように本発明の第１の実施形態である内視鏡１は、被検体に挿入される挿入部の先端に設けられ、被検体の光学像を撮像して所定のデジタル撮像信号を出力するＣＭＯＳイメージセンサ１１と、前記ＣＭＯＳイメージセンサ１１に接続され前記デジタル撮像信号を伝送するケーブル４０と、所定の信号処理を行う信号処理装置としてのプロセッサ（詳しくは後述する）に接続されるコネクタ部２０と、を備える。
【００１６】
　前記ＣＭＯＳイメージセンサ１１は、プロセッサ３のクロック同期信号生成回路３１（図８参照）から送信される所定のクロック信号および同期信号ＨＤ，ＶＤに基づいて当該ＣＭＯＳイメージセンサ１１の動作仕様に合わせたクロック信号、水平同期信号ＨＤおよび垂直同期信号ＶＤ並びに各種信号処理のためのパルスを生成するタイミングジェネレータ（ＴＧ）１５と、当該タイミングジェネレータ１５において生成された前記クロック信号、水平同期信号ＨＤおよび垂直同期信号ＶＤにより、被検体の光学像を撮像して所定のアナログ撮像信号を生成する撮像部１２（ＰＤ１２）と、当該撮像部１２に対して所定の信号処理を施すと共にデジタル撮像信号に変換して出力するＡ／Ｄ変換部を備えるＡＦＥ回路１３と、当該ＡＦＥ回路１３からのデジタル撮像信号をパラレル／シリアル変換して後段に出力するＰ／Ｓ回路１４と、を有して構成される。
【００１７】
　なお、ＡＦＥ回路１３は、撮像部１２からのアナログ撮像信号に対して所定の相関２重サンプリング処理を施すＣＤＳ回路と、この相関２重サンプリング処理が施されたアナログ撮像信号をＡ／Ｄ変換して出力するＡ／Ｄ変換回路とを備えて構成される。
【００１８】
　前記ケーブル４０は、プロセッサ３から送信される所定のクロック信号および同期信号ＨＤ，ＶＤをＣＭＯＳイメージセンサ１１に伝送すると共に、Ｐ／Ｓ回路１４においてパラレル／シリアル変換されたシリアル信号の前記デジタル撮像信号をコネクタ２０の内部に設けられたＳ／Ｐ変換回路２３に伝送する。
【００１９】
　本実施形態においては、前記コネクタ部２０の内部に、前記デジタル撮像信号に対して所定の信号処理を施すための回路をＦＰＧＡ（以下、ＦＰＧＡ２１）にて構成する。
【００２０】
　前記ＦＰＧＡ２１は、プロセッサ３において生成された前記クロック信号および同期信号ＨＤ，ＶＤを受けてＣＭＯＳイメージセンサ１１に向けて出力する。
【００２１】
　一方、前記ＦＰＧＡ２１は、プロセッサ３において生成された前記クロック信号に基づいて各種信号処理のためのパルスを生成するタイミングジェネレータ（ＴＧ）２２と、ＣＭＯＳイメージセンサ１１から出力された前記シリアル信号のデジタル撮像信号をシリアル／パラレル変換するＳ／Ｐ変換回路２３と、Ｓ／Ｐ変換回路２３に接続された水平オプティカルブラック画素領域生成処理部２４（以下、水平ＯＢ画素領域生成処理部２４と称す）と、同じくＳ／Ｐ変換回路２３に接続されたＣＭＯＳプロセッサ用信号処理部２５（ＣＭＯＳ用信号処理部２５）を具備する。
【００２２】
　なお、本実施形態においては、前記ＣＭＯＳイメージセンサ１１は、オプティカルブラ

ック画素領域が画素配列領域における垂直方向にのみ（垂直ＯＢ画素領域のみ）設けられたタイプを想定する。

【００２３】

図１に戻って前記ＦＰＧＡ２１は、さらに、前記水平ＯＢ画素領域生成処理部２４と、ＣＭＯＳプロセッサ用信号処理部２５との出力信号経路を切り替える信号経路切替部２６と、当該信号経路切替部２６からの出力信号をパラレル／シリアル変換してプロセッサに向けて出力するＰ／Ｓ回路２７と、当該内視鏡１に接続されたプロセッサの種別に応じて前記信号経路切替部２６における信号経路を切り替えるプロセッサ検知回路２８と、を備える。

【００２４】

ここで、前記水平ＯＢ画素領域生成処理部２４およびＣＭＯＳプロセッサ用信号処理部２５について説明する。

【００２５】

上述したように、本実施形態においては、前記ＣＭＯＳイメージセンサ１１として、オプティカルブラック画素領域が画素配列領域における垂直方向にのみ（垂直ＯＢ画素領域のみ）設けられたタイプを想定する（図４参照）。

【００２６】

すなわち、図４に示すように、本実施形態におけるＣＭＯＳイメージセンサ１１は、光を光電変換して光電変換信号を生成可能な複数の画素が行列状に設けられた有効画素領域Ｒａと、当該有効画素領域Ｒａの走査方向に対して上部に設けられ、暗電流を含む電荷のオフセット検出を行うための垂直オプティカルブラック画素領域Ｒｖｏｂと、を備える。

【００２７】

なお、本実施形態においては、ＣＭＯＳイメージセンサ１１における前記垂直オプティカルブラック画素領域Ｒｖｏｂは、有効画素領域Ｒａの走査方向に対して上部に設けられるとしたが、これに限らず、本願発明は、有効画素領域Ｒａの走査方向に対して下部または双方に設けられるＣＭＯＳイメージセンサにも適用できる。

【００２８】

一方で、上述したように、従来の、撮像素子としてＣＣＤイメージセンサを搭載する内視鏡に対応するプロセッサ（以下、ＣＣＤ対応プロセッサと称す）においては、通常、ＣＣＤイメージセンサにおける水平オプティカルブラック画素領域（水平ＯＢ画素領域）に対応したＯＢクランプ処理を行っている。

【００２９】

本願発明に係る内視鏡は、係る従来のＣＣＤ対応プロセッサに接続された場合でも当該プロセッサにおいて適正な画像信号処理を行い得るよう前記水平ＯＢ画素領域生成処理部２４を備えることを特徴とする。

【００３０】

図２は、本実施形態の内視鏡における、水平オプティカルブラック画素領域Ｒｈｏｂを生成する水平ＯＢ画素領域生成処理部２４の構成を示した図である。

【００３１】

図２に示すように、水平ＯＢ画素領域生成処理部２４は、ＣＭＯＳイメージセンサ１１における前記Ｐ／Ｓ回路１４においてパラレル／シリアル変換されたシリアル信号のデジタル撮像信号は、垂直ＯＢ画素の高輝度検出部５１およびセレクタ５４に入力される。

【００３２】

前記垂直ＯＢ画素の高輝度検出部５１は、前記ＣＭＯＳイメージセンサ１１における前記有効画素領域Ｒａ（図４参照）において生成される光電変換信号、および、前記垂直オプティカルブラック画素領域Ｒｖｏｂ（図４参照）において生成されるオプティカルブラック信号を行ごとに読み出す読み出し部である。

【００３３】

また垂直ＯＢ画素の高輝度検出部５１は、入力した撮像信号から白キズまたは光漏れを検出することにより行ごとに適正なオプティカルブラック信号を読み出すようになってい

る。

【００３４】

そして垂直ＯＢ画素の高輝度検出部５１は、設定された所定の閾値以上の画素を除外して、白キズまたは光漏れの影響がない画素に係る信号部分のみを後段の垂直ＯＢ画素領域用メモリ５２に出力する。

【００３５】

一方、垂直ＯＢ画素の高輝度検出部５１は、白キズまたは光漏れの影響がない画素の数を加算画素数として、加算平均回路５３に送出する。

【００３６】

前記垂直ＯＢ画素領域用メモリ５２は、垂直ＯＢ画素の高輝度検出部５１から入力した前記白キズまたは光漏れの影響がない画素信号を一旦保持した後、加算平均回路５３に送出する。

【００３７】

前記加算平均回路５３においては、垂直オプティカルブラック画素領域における加算平均値を演算し、後段のセレクタ５４に送出する。

【００３８】

前記セレクタ５４には、上述したように、ＣＭＯＳイメージセンサ１１からのデジタル撮像信号が入力される一方で、前記ＦＰＧＡ２１におけるタイミングジェネレータ２２から所定のパルス信号が入力される。

【００３９】

そしてセレクタ５４は、タイミングジェネレータ２２からのパルスに応じて、前記読み出し部である垂直ＯＢ画素の高輝度検出部５１によって行ごとに読み出された、前記有効画素領域において生成される光電変換信号に対して、画素配列領域における各行先頭の所定領域に、前記垂直オプティカルブラック画素領域において生成される前記オプティカルブラック信号を付加して出力する。

【００４０】

ここで、本実施形態においては、画素配列領域における各行先頭の所定領域を新たに生成する水平オプティカルブラック画素領域として設定する。

【００４１】

そしてセレクタ５４は、タイミングジェネレータ２２からのパルスに応じて画素配列領域における各行ごとに以下の選択処理を行う。すなわち、セレクタ５４は各行ごとに、前記水平オプティカルブラック画素領域に、前記加算平均回路５３において演算された前記加算平均値を埋め込むか、または、前記水平オプティカルブラック画素領域以外の領域（すなわち有効画素領域）に、当該セレクタ５４にスルーで入力した前記デジタル撮像信号を埋め込むかを選択する。

【００４２】

前記セレクタ５４の選択処理により図５に示す如き、新たに水平オプティカルブラック画素領域Ｒｈｏｂが生成された撮像信号が生成される。

【００４３】

なお、本実施形態においては、水平オプティカルブラック画素領域Ｒｈｏｂは、画素配列領域における各行先頭の所定領域に新たに生成されるものとしたが、これに限らず、画素配列領域における各行末尾等、内視鏡が接続されることが想定されるプロセッサに適合するよう任意の所定領域に新たに生成するようにしてもよい。

【００４４】

さらに、本実施形態においては、上述したように前記垂直ＯＢ画素の高輝度検出部５１において検出された垂直ＯＢ画素に係る信号を一旦、前記垂直ＯＢ画素領域用メモリ５２に保持した後、前記加算平均回路５３に送出し、当該加算平均回路５３においては、垂直オプティカルブラック画素領域における加算平均値を演算してからセレクタ５４に送出したが、これに限らない。

【００４５】

例えば、図３に示すように、前記垂直ＯＢ画素領域用メモリ５２に保持した垂直ＯＢ画素に係る信号を直接セレクタ５４に送出し、当該セレクタ５４において各行ごとに、前記水平オプティカルブラック画素領域に、当該垂直ＯＢ画素に係る信号を埋め込む処理をしてもよい。
【００４６】
一方、前記ＣＭＯＳプロセッサ用信号処理部２５は、前記水平ＯＢ画素領域生成処理部２４とは異なり、当該ＣＭＯＳイメージセンサ１１（すなわち垂直オプティカルブラック画素領域のみを有するＣＭＯＳイメージセンサ）に対応した処理を行うＣＭＯＳ対応プロセッサ３Ａに当該内視鏡１が接続された際に有効に働くようになっている。
【００４７】
すなわち、ＣＭＯＳプロセッサ用信号処理部２５は、本実施形態においては、撮像信号をそのままスルーして後段の信号経路切替部２６に送出するようになっている。
【００４８】
次に、内視鏡１が接続され得る前記プロセッサ３およびプロセッサ３Ａについて詳しく説明する。
【００４９】
図６は本実施形態の内視鏡、従来の内視鏡およびＣＣＤ対応プロセッサとの接続関係を示した図である。
【００５０】
図６に示すように、プロセッサ３は、従来の、撮像素子としてＣＣＤイメージセンサを備えた内視鏡に対して接続可能なＣＣＤ対応プロセッサである。一方でプロセッサ３は、ＣＭＯＳイメージセンサ（垂直オプティカルブラック画素領域のみを有するＣＭＯＳイメージセンサ）を採用した内視鏡であっても、上述した本実施形態の如き構成をなす内視鏡１であれば、接続された際に当該プロセッサにおいて適正な画像信号処理を行い得る。
【００５１】
図８に示すように当該ＣＣＤ対応プロセッサ３は、所定のクロック信号および同期信号ＨＤ，ＶＤを生成する前記クロック同期信号生成回路３１と、接続された内視鏡から出力されるシリアル信号のデジタル撮像信号をシリアル／パラレル変換するＳ／Ｐ変換回路３２と、Ｓ／Ｐ変換回路３２に接続された水平オプティカルブラッククランプ処理回路３３と、プロセッサ３内の各種回路を制御するＣＰＵ３４と、を備える。
【００５２】
また、当該プロセッサ３におけるＣＰＵ３４は、図示しないメモリに格納された当該プロセッサ３固有のＩＤ情報（特に、当該プロセッサ３がＣＣＤ対応プロセッサであるとの情報）を接続された内視鏡１に伝送する役目を果たす。
【００５３】
一方、本実施形態の内視鏡１における前記プロセッサ検知回路２８は、接続されたプロセッサ３における前記ＣＰＵ３４からの情報に基づいて当該接続されたプロセッサがＣＣＤ対応プロセッサであるか否かを判別するようになっている。
【００５４】
なお、上述したプロセッサ３としては、当該プロセッサ３固有のＩＤ情報（ＣＣＤ対応プロセッサであるとの情報）を内視鏡１に対して送出する機能を有するものを想定し、前記プロセッサ検知回路２８は当該ＩＤ情報を入手して接続されたプロセッサの種別を判別するものとしたが、プロセッサの判別方法はこれに限られない。
【００５５】
たとえば、接続されたプロセッサから所定のＩＤ情報を受信しないことをもって当該プロセッサ３の種別を判別するようにしてもよい。
【００５６】
より具体的には、後述するように「ＣＭＯＳ対応プロセッサ」からは自身の固有のＩＤ情報、すなわちＣＭＯＳ対応プロセッサであるとの情報を必ず送出することを前提とし、当該プロセッサ３の如きＣＣＤ対応プロセッサからはプロセッサ判別用のＩＤ情報を何ら

送出しない仕様にすれば、ＩＤ情報を受信しないことをもって当該プロセッサ３がＣＣＤ対応プロセッサであるとの判断をすることができる。

【００５７】

図８に戻って、前記水平オプティカルブラッククランプ処理回路３３における水平オプティカルブラッククランプ処理は、既知のＯＢクランプ処理であり、オプティカルブラック画素領域からの出力信号（オプティカルブラック信号）を所定の目標レベルにクランプし、そのクランプレベルを基準として、得られた全てのオプティカルブラック信号の平均値を黒レベルとする処理であり、当該ＣＣＤ対応プロセッサ３では、これをＣＣＤイメージセンサにおける水平オプティカルブラッククに対して行うものである。

【００５８】

一方、本実施形態の内視鏡１は、上述した従来のＣＣＤ対応プロセッサの他に、前記プロセッサ３Ａに接続可能である。

【００５９】

図７は本実施形態の内視鏡、ＣＣＤ対応プロセッサおよびＣＭＯＳ対応プロセッサとの接続関係を示した図である。

【００６０】

このプロセッサ３Ａは、ＣＭＯＳイメージセンサ１１（垂直オプティカルブラック画素領域のみを有するＣＭＯＳイメージセンサ）を搭載する内視鏡１が接続されることを想定した信号処理回路を備える。

【００６１】

次に、本実施形態の内視鏡１がＣＣＤ対応プロセッサ３またはＣＭＯＳ対応のプロセッサ３Ａに接続された際の作用についてそれぞれ説明する。

【００６２】

図８は、本実施形態の内視鏡がＣＣＤ対応プロセッサ３に接続された際の構成を示す図であり、図９は、本実施形態の内視鏡がＣＭＯＳ対応プロセッサ３Ａに接続された際の構成を示す図である。さらに、図１０は、本実施形態の内視鏡における水平オプティカルブラック画素領域生成処理を示したフローチャートである。

【００６３】

図１０示すように、まず内視鏡１におけるプロセッサ検知回路２８が所定のプロセッサに接続されたことを検知すると、プロセッサ検知回路２８は接続されたプロセッサのＣＰＵ３４（図８，図９参照）から所定のＩＤ情報を入手する（ステップＳ１）。

【００６４】

この後、プロセッサ検知回路２８は、接続されたプロセッサが、ステップＳ１で入手したＩＤ情報に基づいて、当該内視鏡１が接続されたプロセッサがＣＣＤ対応プロセッサ３であるか、またはＣＭＯＳ対応のプロセッサ３Ａであるかを判定する（ステップＳ２）。

【００６５】

なお、上述したようにプロセッサ検知回路２８は、ＩＤ情報を受信しないことをもって当該プロセッサ３がＣＣＤ対応プロセッサであるか否かの判別をしてもよい。

【００６６】

その後、ステップＳ２において接続されたプロセッサがＣＣＤ対応プロセッサ３であると判定された場合は、プロセッサ検知回路２８は、ステップＳ３の処理を行う。

【００６７】

すなわち、ステップＳ３においてプロセッサ検知回路２８は、前記信号経路切替部２６を制御して前記Ｐ／Ｓ回路２７から出力される撮像信号が、前記水平オプティカルブラック画素領域生成処理部２４を経由するように信号経路を切り替える（図８参照）。

【００６８】

ここで、上述したように、水平オプティカルブラック画素領域生成処理部２４を経由するように選択された場合は、Ｐ／Ｓ回路２７からは、新たな水平オプティカルブラック画素領域Ｒｈｏｂが生成された撮像信号がプロセッサ３に対して送出される。

【００６９】

これにより、この撮像信号を入力したＣＣＤ対応プロセッサ３においては、水平オプティカルブラッククランプ処理回路３３において、（接続されたのがＣＭＯＳイメージセンサ１１を搭載する内視鏡１であっても）通常の水平ＯＢクランプ処理を行うことができる。

【００７０】
一方、ステップＳ２において接続されたプロセッサがＣＭＯＳ対応のプロセッサ３Ａであると判定された場合は、プロセッサ検知回路２８は、ステップＳ４の処理を行う。

【００７１】
すなわち、ステップＳ４においてプロセッサ検知回路２８は、前記信号経路切替部２６を制御して前記Ｐ／Ｓ回路２７から出力される撮像信号が、前記ＣＭＯＳ対応プロセッサ用信号処理部２５を経由するように信号経路を切り替える（図９参照）。

【００７２】
ここで、上述したように、ＣＭＯＳプロセッサ用信号処理部２５は、本実施形態においては、撮像信号をそのままスルーして後段の信号経路切替部２６に送出するようになっているため、ＣＭＯＳ対応プロセッサ３Ａにおいても、適正な信号処理を行うことができる。

【００７３】
以上説明したように本実施形態によると、水平オプティカルブラック画素領域に対応したＯＢクランプ処理回路のみを備えるプロセッサに接続された場合であっても、当該プロセッサにおいて適正な画像信号処理を行い得る、垂直ＯＢ画素領域のみを有するＣＭＯＳイメージセンサを採用する内視鏡を提供することができる。

【００７４】
なお、本実施形態においては、前記ＦＰＧＡ２１はコネクタ部２０に配設するものとしたが、これに限らず、内視鏡１における操作部等に配設されてもよい。

【００７５】
また、上述したように、本実施形態においては、ＣＭＯＳイメージセンサ１１における前記垂直オプティカルブラック画素領域Ｒｖｏｂは、有効画素領域Ｒａの走査方向に対して上部に設けられるとしたが、これに限らず、本願発明は、有効画素領域Ｒａの走査方向に対して下部に設けられるＣＭＯＳイメージセンサにも適用できる。

【００７６】
さらに、本実施形態においては、前記水平オプティカルブラック画素領域Ｒｈｏｂは、画素配列領域における各行先頭の所定領域に新たに生成されるものとしたが、これに限らず、画素配列領域における各行末尾の所定領域に新たに生成するようにしてもよい。

【００７７】
また、本実施形態においては、内視鏡１の撮像素子としてＣＭＯＳイメージセンサを想定したが、ＣＭＯＳイメージセンサに限らず、本願発明は、垂直オプティカルブラック画素領域のみを有する撮像素子を採用する内視鏡に適用することができる。

【００７８】
次に本発明の第２の実施形態について説明する。

【００７９】
図１１は、本発明の第２の実施形態の内視鏡がＣＣＤ対応プロセッサに接続された際の構成を示す図であり、図１２は、第２の実施形態の内視鏡がＣＭＯＳ対応プロセッサに接続された際の構成を示す図である。また、図１３は、第２の実施形態の内視鏡における水平オプティカルブラック画素領域生成処理の作用を示したフローチャートである。

【００８０】
本第２の実施形態の内視鏡システムは、その基本的な構成は第１の実施形態と同様であり、前記コネクタ部２０におけるＦＰＧＡ２１内の一部の構成のみを異にするものである。したがって、ここでは第１の実施形態との差異のみの説明にとどめ、共通する部分の説明については省略する。

【００８１】

上述した第１の実施形態においては、前記ＦＰＧＡ２１は、内視鏡１に接続されたプロセッサの種別に応じて信号経路切替部２６における信号経路を切り替えるプロセッサ検知回路２８を備えるが（図１参照）、第２の実施形態においては、図１１、図１２に示すように、当該プロセッサ検知回路２８に代えて、信号経路切替部２６における信号経路を切り替える切替指示信号を送出する切替指示部２８ａを備えることを特徴とする。

【００８２】

この切替指示部２８ａは、図示しない操作等（例えばユーザーによる設定）により前記切替指示信号を信号経路切替部２６に送出する。この切替指示信号は、前記デジタル撮像信号が前記水平オプティカルブラック画素領域生成処理部２４を通過する第１の信号経路と、前記ＣＭＯＳプロセッサ用信号処理部２５を通過する第２の信号経路（すなわち、前記デジタル撮像信号が前記水平オプティカルブラック画素領域生成処理部を通過しない信号経路）とを切り替えるための指示信号である。

【００８３】

また、本第２の実施形態において信号経路切替部２６は、切替指示部２８ａからの切替指示信号に応じて、前記第１の信号経路を前記第２の信号経路とを切り替えるようになっている。

【００８４】

このように本第２の実施形態においては、内視鏡１に接続されるプロセッサの種別（ＣＣＤ対応プロセッサ３Ｂ（図１１参照）またはＣＭＯＳ対応プロセッサ３Ｃ（図１２参照））を内視鏡１においては検知することなく、上述した信号経路の切替を行うことができる。

【００８５】

次に、本実施形態の内視鏡１がＣＣＤ対応プロセッサまたはＣＭＯＳ対応プロセッサに接続された際の作用についてそれぞれ説明する。

【００８６】

図１３に示すように、内視鏡１における切替指示部２８ａから前記切替指示信号が送出されると（ステップＳ１１）、当該切替指示部２８ａにおける切替指示がＣＣＤ対応のプロセッサ３Ｂであるか、またはＣＭＯＳ対応のプロセッサ３Ｃであるかに基づいて（ステップＳ１２）、信号経路切替部２６は前記第１の信号経路と前記第２の信号経路とを切り替える。

【００８７】

すなわち、前記切替指示信号がＣＣＤ対応プロセッサ３Ｂを示す場合（すなわち、撮像信号に対して前記水平オプティカルブラッククランプ処理回路３３が働くプロセッサを示す場合）は、前記水平オプティカルブラック画素領域生成処理部２４を通過する第１の信号経路を選択する（ステップＳ１３）。

【００８８】

一方、前記切替指示信号がＣＭＯＳ対応のプロセッサ３Ｃを示す場合は、ＣＭＯＳプロセッサ用信号処理部２５を通過する第２の信号経路を選択する（ステップＳ１４）。

【００８９】

以上説明したように本実施形態によると、接続されるプロセッサの種別検知をすることなく、水平オプティカルブラッククランプ処理回路を備えるプロセッサに接続された場合であっても、当該プロセッサにおいて適正な画像信号処理を行い得る、ＣＭＯＳイメージセンサを搭載する内視鏡を提供することができる。

【００９０】

以上説明したように本実施形態によると、接続されるプロセッサの種別検知をすることなく、撮像信号に対して高域周波数成分を強調する信号処理回路を備えるプロセッサに接続された場合であっても、当該プロセッサにおいて適正な画像信号処理を行い得る、ＣＭＯＳイメージセンサを搭載する内視鏡を提供することができる。

【００９１】

なお、本発明は、上述した実施形態そのままに限定されるものではなく、実施段階では

その要旨を逸脱しない範囲で構成要素を変形して具体化することができる。また、上記実施形態に開示されている複数の構成要素の適宜な組み合わせにより、種々の発明の態様を形成することができる。例えば、実施形態に示される全構成要素から幾つかの構成要素を削除してもよい。さらに異なる実施形態にわたる構成要素を適宜組み合わせても良い。

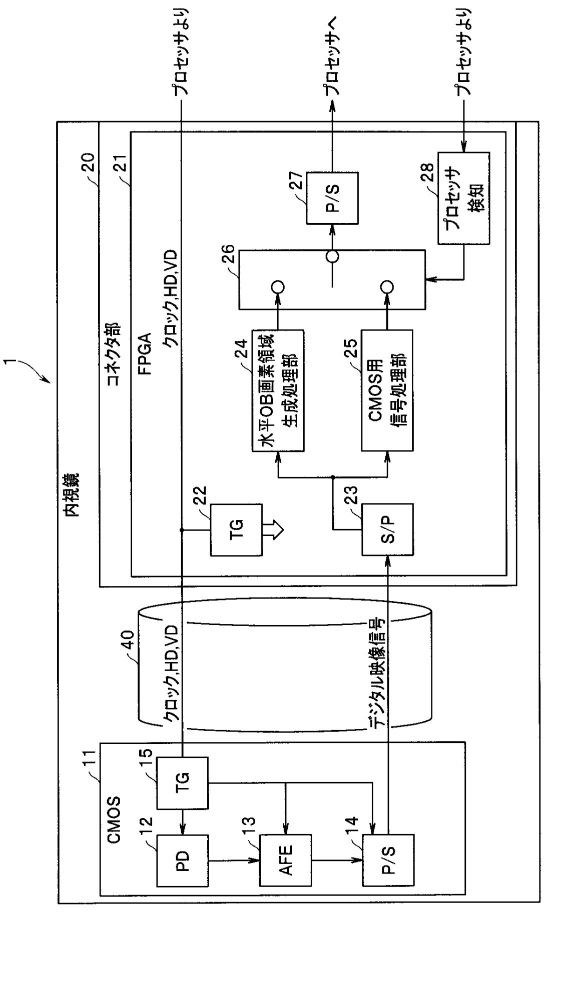
【００９２】

このように、発明の趣旨を逸脱しない範囲内において種々の変更または応用が可能であることは勿論である。

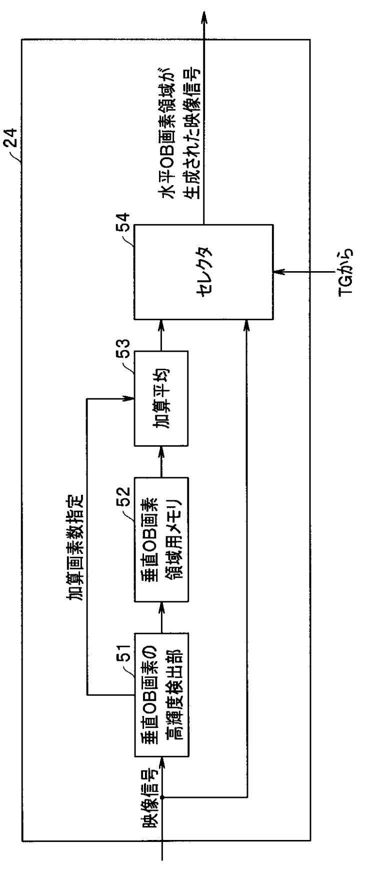
【００９３】

本出願は、２０１４年１２月４日に日本国に出願された特願２０１４－２４６１３７号を優先権主張の基礎として出願するものであり、上記の開示内容は、本願明細書、請求の範囲、図面に引用されたものとする。

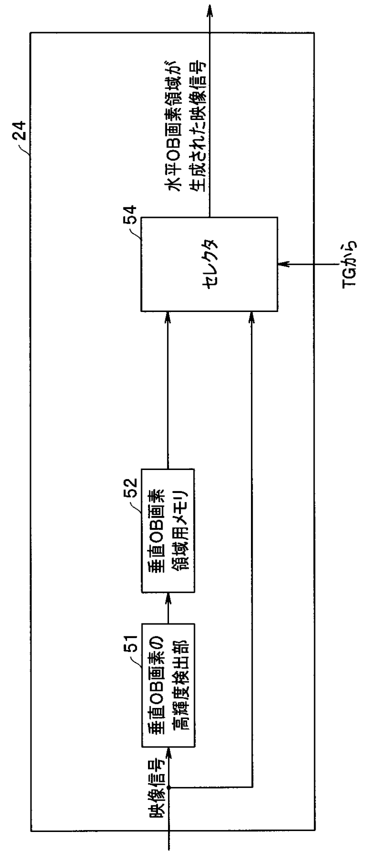
【図１】



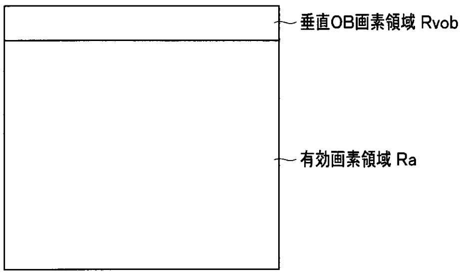
【図２】



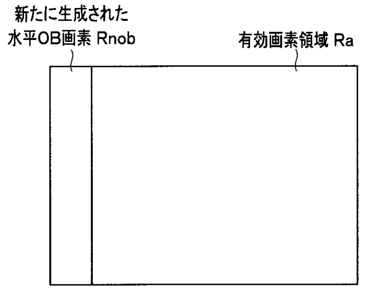
【図３】


24
水平OB画素領域が
生成された映像信号
54
セレクタ
TGから
52
垂直OB画素
領域用メモリ
51
垂直OB画素の
高輝度検出部
映像信号

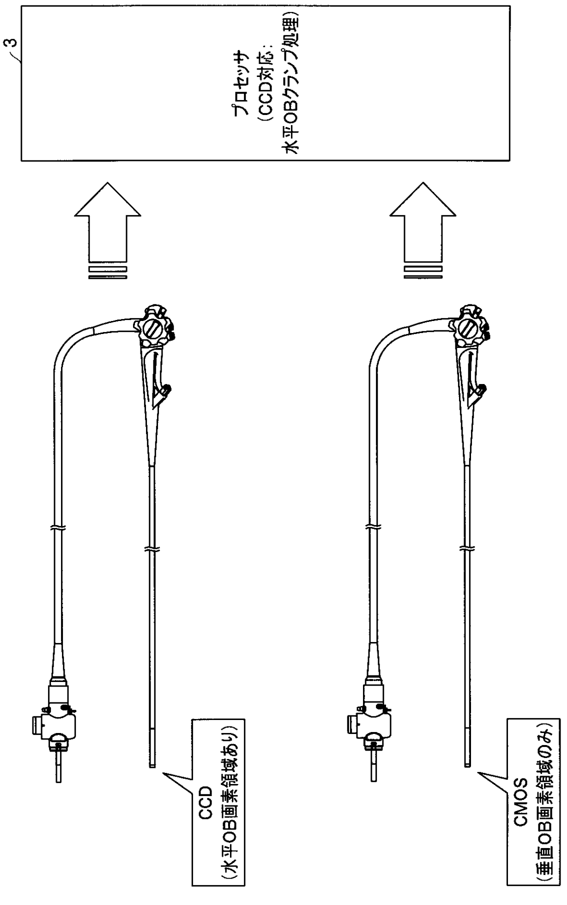
【図４】


垂直OB画素領域 Rvob
有効画素領域 Ra

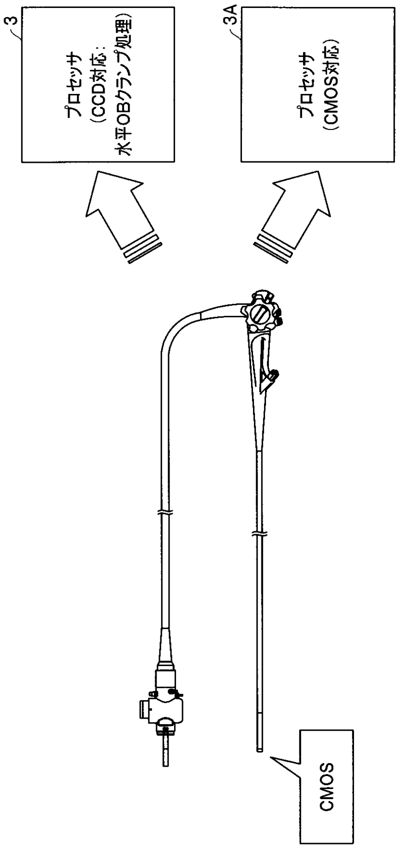
【図５】


新たに生成された
水平OB画素 Rnob
有効画素領域 Ra

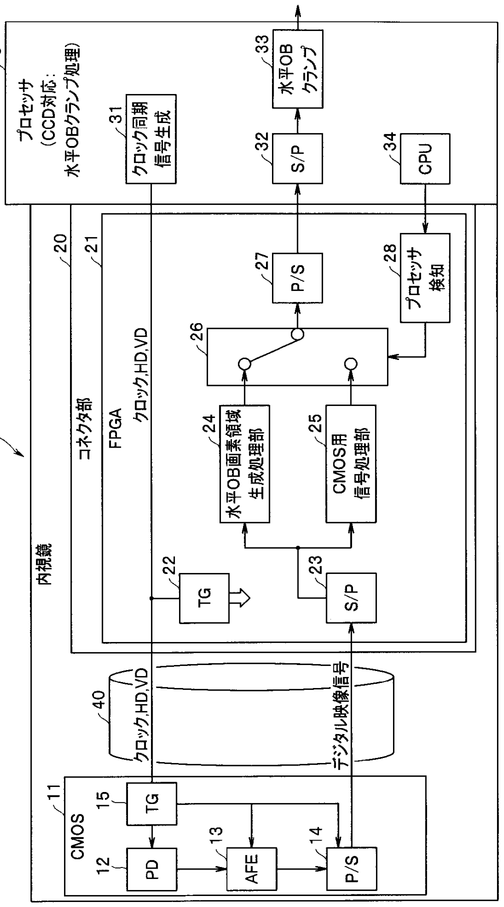
【図６】


3
プロセッサ
(CCD対応:
水平OBクランプ処理)
CCD
(水平OB画素領域あり)
CMOS
(垂直OB画素領域のみ)

【図７】

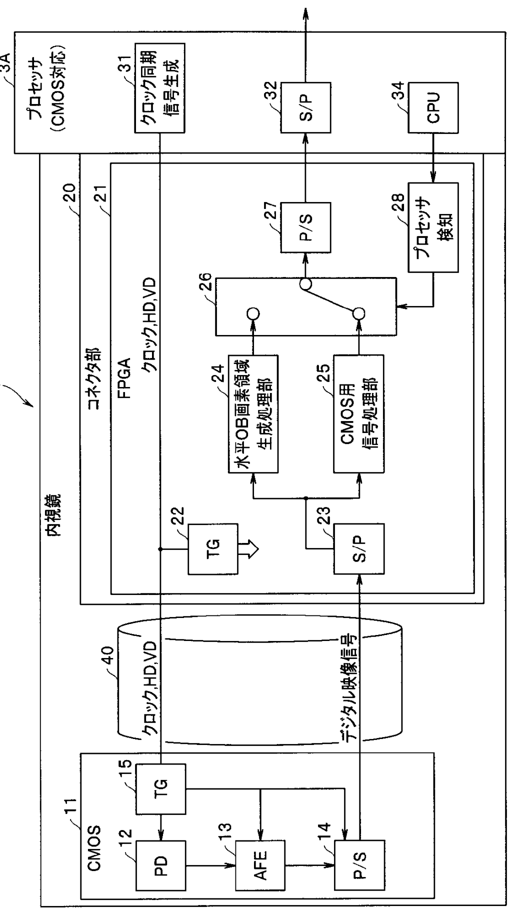

3
プロセッサ
(CCD対応:
水平OBクランプ処理)
3A
プロセッサ
(CMOS対応)
CMOS

【図８】



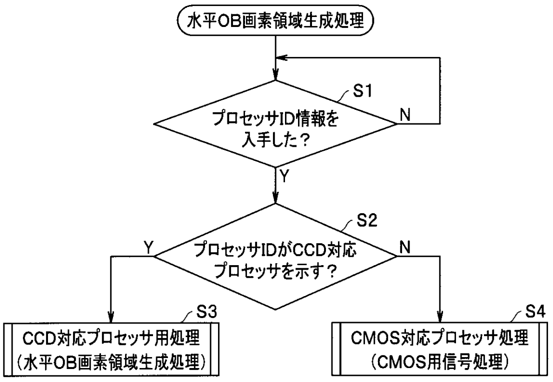
3
プロセッサ
(CCD対応:
水平OBクランプ処理)
31
クロック同期
信号生成
32
S/P
33
水平OB
クランプ
34
CPU
1
20
コネクタ部
21
FPGA
クロック,HD,VD
26
27
P/S
28
プロセッサ
検知
24
水平OB画素領域
生成処理部
25
CMOS用
信号処理部
22
TG
23
S/P
内視鏡
40
クロック,HD,VD
デジタル映像信号
11
CMOS
15
TG
12
PD
13
AFE
14
P/S

【図９】



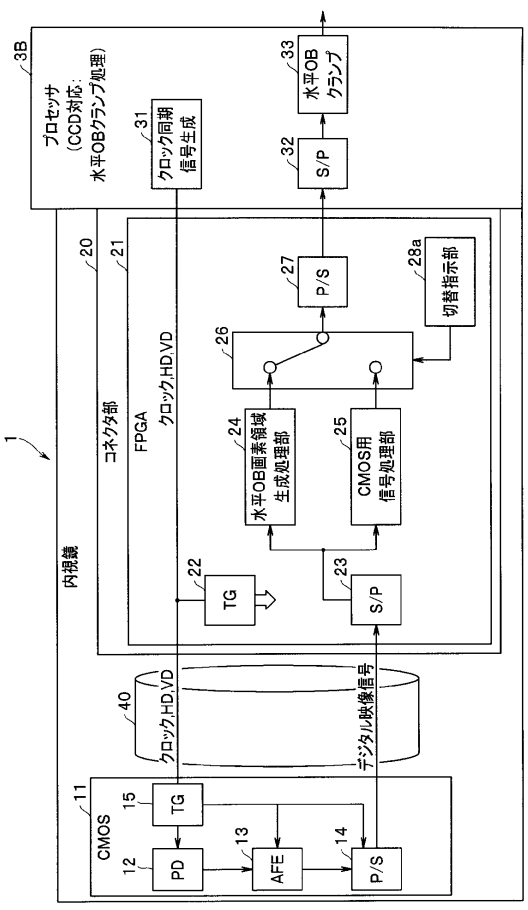
3A
プロセッサ
(CMOS対応)
31
クロック同期
信号生成
32
S/P
34
CPU
1
20
コネクタ部
21
FPGA
クロック,HD,VD
26
27
P/S
28
プロセッサ
検知
24
水平OB画素領域
生成処理部
25
CMOS用
信号処理部
22
TG
23
S/P
内視鏡
40
クロック,HD,VD
デジタル映像信号
11
CMOS
15
TG
12
PD
13
AFE
14
P/S

【図１０】



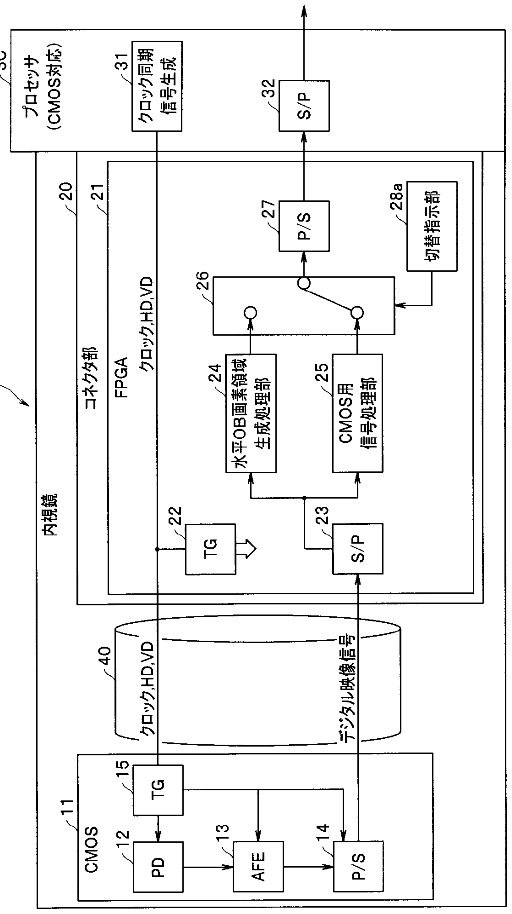
水平OB画素領域生成処理
S1
プロセッサID情報を
入手した？
N
Y
S2
プロセッサIDがCCD対応
プロセッサを示す？
Y
N
S3
CCD対応プロセッサ用処理
(水平OB画素領域生成処理)
S4
CMOS対応プロセッサ処理
(CMOS用信号処理)

【図１１】

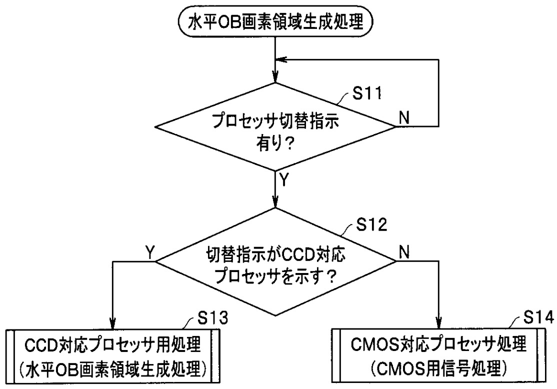


3B
プロセッサ
(CCD対応:
水平OBクランプ処理)
31
クロック同期
信号生成
32
S/P
33
水平OB
クランプ
1
20
コネクタ部
21
FPGA
クロック,HD,VD
26
27
P/S
28a
切替指示部
24
水平OB画素領域
生成処理部
25
CMOS用
信号処理部
22
TG
23
S/P
内視鏡
40
クロック,HD,VD
デジタル映像信号
11
CMOS
15
TG
12
PD
13
AFE
14
P/S

【図１２】



【図１３】



【手続補正書】
【提出日】平成28年2月19日(2016.2.19)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
　光を光電変換して光電変換信号を生成可能な複数の画素が行列状に設けられた有効画素領域と、前記有効画素領域の走査方向に対して上部または下部の少なくとも一方に設けられた垂直オプティカルブラック画素領域と、を備える撮像素子と、
　前記撮像素子における前記有効画素領域において生成される前記光電変換信号、および、前記垂直オプティカルブラック画素領域において生成されるオプティカルブラック信号を読み出す読み出し部と、
　前記読み出し部によって行ごとに読み出された、前記有効画素領域において生成される光電変換信号に対して、各行ごとに、前記垂直オプティカルブラック画素領域において生成される前記オプティカルブラック信号を付加して出力する出力部と、
　を具備することを特徴とする内視鏡。
【請求項２】
　前記垂直オプティカルブラック画素領域から読み出される前記オプティカルブラック信号の値と所定の閾値とを比較する比較部と、
　前記比較部における比較結果に基づいて、前記所定の閾値より小さい値を有する前記オプティカルブラック信号を抽出する抽出部と、
　を具備し、

前記出力部は、前記抽出部により抽出された、所定の閾値よりも小さい値を有する前記オプティカルブラック信号を、前記光電変換信号の行ごとに付加する

ことを特徴とする請求項１に記載の内視鏡。

【請求項３】

前記抽出部により抽出された、前記所定の閾値よりも小さい値を有する前記オプティカルブラック信号を加算平均する加算平均部をさらに具備し、

前記出力部は、前記加算平均部において生成される前記オプティカルブラック信号の加算平均値を、前記光電変換信号の行ごとに付加する

ことを特徴とする請求項２に記載の内視鏡。

【請求項４】

水平オプティカルブラック画素領域に対応したクランプ処理を行うクランプ回路を設けた第１のプロセッサに接続可能であることを特徴とする請求項１に記載の内視鏡。

【請求項５】

さらに、前記クランプ回路が設けられていない、前記第１のプロセッサとは異なる第２のプロセッサに接続可能であって、

当該内視鏡が前記第１のプロセッサに接続されているか、または、前記第２のプロセッサに接続されているかを識別可能な識別部と、

前記識別部の識別結果に応じて、前記撮像素子からの撮像信号が、少なくとも前記読み出し部および前記出力部を通過する第１の信号経路と、前記読み出し部および前記出力部を通過しない第２の信号経路とを切り替える信号経路切替部と、

をさらに具備することを特徴とする請求項４に記載の内視鏡。

【請求項６】

前記信号経路切替部は、前記識別部の識別結果により前記内視鏡が前記第１のプロセッサに接続されている場合には前記撮像信号の信号経路を前記第１の信号経路に切り替え、一方、前記内視鏡が前記第２のプロセッサに接続されている場合には、前記撮像信号の信号経路を前記第２の信号経路に切り替える

ことを特徴とする請求項５に記載の内視鏡。

【請求項７】

さらに、前記クランプ回路が設けられていない、前記第１のプロセッサとは異なる第２のプロセッサに接続可能であって、

前記撮像素子からの撮像信号が、少なくとも前記読み出し部および前記出力部を通過する第１の信号経路と、前記読み出し部および前記出力部を通過しない第２の信号経路とを切り替えるための切替指示信号を出力する切替指示部と、

前記切替指示部からの前記切替指示信号に応じて、前記第１の信号経路と前記第２の信号経路とを切り替える信号経路切替部と、

をさらに具備することを特徴とする請求項４に記載の内視鏡。

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No. PCT/JP2015/075519

A. CLASSIFICATION OF SUBJECT MATTER

H04N5/378(2011.01)i, *A61B1/04*(2006.01)i, *G02B23/24*(2006.01)i, *H04N5/341*(2011.01)i, *H04N5/361*(2011.01)i, *H04N5/374*(2011.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H04N5/378, A61B1/04, G02B23/24, H04N5/341, H04N5/361, H04N5/374

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2009-239383 A (Olympus Corp.), 15 October 2009 (15.10.2009), paragraphs [0001], [0013] to [0031]; fig. 1, 5 & US 2009/0244338 A1 paragraphs [0002], [0024] to [0042]; fig. 3, 7	1-7
A	JP 2013-126002 A (Hoya Corp.), 24 June 2013 (24.06.2013), paragraphs [0001], [0031] to [0034]; fig. 1 to 2 (Family: none)	1-7
A	JP 2004-153677 A (Canon Inc.), 27 May 2004 (27.05.2004), paragraph [0041] & US 2004/0090547 A1 paragraph [0046]	1-7

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier application or patent but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed
- "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- "&" document member of the same patent family

Date of the actual completion of the international search 26 October 2015 (26.10.15)	Date of mailing of the international search report 10 November 2015 (10.11.15)
Name and mailing address of the ISA/ Japan Patent Office 3-4-3,Kasumigaseki,Chiyoda-ku, Tokyo 100-8915,Japan	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2015/075519

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2011-206334 A (Fujifilm Corp.), 20 October 2011 (20.10.2011), paragraphs [0010] to [0011], [0017] (Family: none)	1-7

国際調査報告	国際出願番号 ＰＣＴ／ＪＰ２０１５／０７５５１９

Ａ． 発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl. H04N5/378(2011.01)i, A61B1/04(2006.01)i, G02B23/24(2006.01)i, H04N5/341(2011.01)i, H04N5/361(2011.01)i, H04N5/374(2011.01)i

Ｂ． 調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl. H04N5/378, A61B1/04, G02B23/24, H04N5/341, H04N5/361, H04N5/374

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１５年
日本国実用新案登録公報	１９９６－２０１５年
日本国登録実用新案公報	１９９４－２０１５年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ． 関連すると認められる文献

引用文献の カテゴリー＊	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2009-239383 A（オリンパス株式会社） 2009.10.15, 段落[0001], [0013]-[0031], [図１], [図５] & US 2009/0244338 A1, 段落[0002], [0024]-[0042], FIG.3, FIG.7	1-7
A	JP 2013-126002 A（ＨＯＹＡ株式会社） 2013.06.24, 段落[0001], [0031]-[0034], [図１]-[図２] (ファミリーなし)	1-7

☑ Ｃ欄の続きにも文献が列挙されている。　　☐ パテントファミリーに関する別紙を参照。

＊ 引用文献のカテゴリー

「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの

「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「Ｏ」口頭による開示、使用、展示等に言及する文献

「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
２６．１０．２０１５	１０．１１．２０１５

国際調査機関の名称及びあて先	特許庁審査官（権限のある職員）	５Ｖ	９８４７
日本国特許庁（ＩＳＡ／ＪＰ） 郵便番号１００－８９１５ 東京都千代田区霞が関三丁目４番３号	鈴木 肇 電話番号 ０３－３５８１－１１０１ 内線 ３５７１		

国際調査報告	国際出願番号　ＰＣＴ／ＪＰ２０１５／０７５５１９

Ｃ（続き）．　関連すると認められる文献

引用文献の カテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2004-153677 A（キヤノン株式会社） 2004.05.27, 段落[0041] & US 2004/0090547 A1, 段落[0046]	1-7
A	JP 2011-206334 A（富士フイルム株式会社） 2011.10.20, 段落[0010]-[0011], [0017] （ファミリーなし）	1-7

フロントページの続き

(51)Int.Cl. ＦＩ テーマコード（参考）

Ｇ０２Ｂ 23/24 (2006.01) Ｇ０２Ｂ 23/24 Ｂ

(81)指定国 AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA,RW,SD,SL,ST,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MK,MT,NL,NO,PL,PT,RO,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IR,IS,JP,KE,KG,KN,KP,KR,KZ,LA,LC,LK,LR,LS,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SD,SE,SG,SK,SL,SM,ST,SV,SY,TH,TJ,TM,TN,TR,TT,TZ,UA,UG,US

(72)発明者 松井 泰憲
東京都渋谷区幡ヶ谷２丁目４３番２号 オリンパス株式会社内

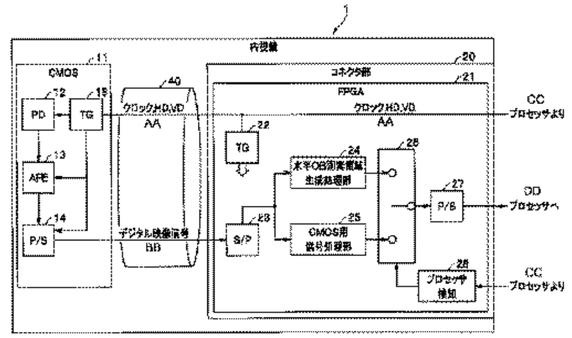
Ｆターム(参考) 2H040 CA21 DA11 DA12 GA02
4C161 JJ18 LL02 PP01 TT12
5C024 AX01 BX02 CX32 DX01 GX03 GX16 GY31 GZ39 HX09 HX28
HX50
5C122 DA03 DA26 EA23 EA30 FC02 FG11 HA52 HA88 HB01

（注）この公表は、国際事務局（ＷＩＰＯ）により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願（日本語実用新案登録出願）の国際公開の効果は、特許法第１８４条の１０第１項(実用新案法第４８条の１３第２項）により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	内视镜		
公开(公告)号	JPWO2016088422A1	公开(公告)日	2017-04-27
申请号	JP2016509178	申请日	2015-09-08
[标]申请(专利权)人(译)	奥林巴斯株式会社		
申请(专利权)人(译)	奥林巴斯公司		
[标]发明人	大河文行 橋本秀範 松井泰憲		
发明人	大河 文行 橋本 秀範 松井 泰憲		
IPC分类号	H04N5/225 H04N5/232 H04N5/361 H04N5/374 A61B1/04 G02B23/24		
FI分类号	H04N5/225.C H04N5/232.Z H04N5/335.610 H04N5/335.740 A61B1/04.370 G02B23/24.B		
F-TERM分类号	2H040/CA21 2H040/DA11 2H040/DA12 2H040/GA02 4C161/JJ18 4C161/LL02 4C161/PP01 4C161/TT12 5C024/AX01 5C024/BX02 5C024/CX32 5C024/DX01 5C024/GX03 5C024/GX16 5C024/GY31 5C024/GZ39 5C024/HX09 5C024/HX28 5C024/HX50 5C122/DA03 5C122/DA26 5C122/EA23 5C122/EA30 5C122/FC02 5C122/FG11 5C122/HA52 5C122/HA88 5C122/HB01		
代理人(译)	伊藤 进 长谷川 靖 ShinoUra修		
优先权	2014246137 2014-12-04 JP		
其他公开文献	JP5927371B1		
外部链接	Espacenet		

摘要(译)

仅具有垂直OB像素区域作为光学黑色像素区域，在CMOS图像传感器（11）的有效像素区域中生成的光电转换信号以及在垂直OB像素区域中生成的OB信号的CMOS图像传感器（11）对于每一行读取和读取，对于在有效像素区域中生成的光电转换信号，将在垂直OB像素区域中生成的OB信号添加到每一行的开头或结尾。以及用于输出的水平OB像素区域生成处理单元（24）。



1 Endoscope
20 Connector section
24 Horizontal optical black pixel region generation processing unit
25 Signal processing unit for CMOS
28 Processor detection
AA Clock, HD, VD
BB Digital image signal
CC From processor
DD To processor